

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-276071

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)12月6日

G 06 F 15/62

6615-5B

G 09 G 1/00

7923-5C

H 04 N 1/16

8121-5C

H 04 N 1/40

Z-7136-5C

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 画像処理装置

⑯ 特 願 昭60-117975

⑰ 出 願 昭60(1985)5月31日

⑱ 発 明 者 由 井 美 雄 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 村田 幹雄

#### 明 細 書

##### 1. 発明の名称

画像処理装置

##### 2. 特許請求の範囲

テレビ・スキャン方式に依る時間軸を持つデジタル画像データを用い、このデータの輝度変換を目的とする輝度変換テーブル用メモリと、データの内容をデータ値の出現頻度で計測する事を目的とするヒストグラム・メモリと、ヒストグラムの計測用加算器と、該加算器の出力をラッチするレジスタと、該レジスタの出力と“0”又は“1”とを選択し前記加算器の入力へ接続する第1のセレクトタと、1つの画像データのビット巾と同一のビット巾を持ち、ヒストグラム計測開始時とデータ転送時に0からビット巾分散えるカウンタと、該カウンタの出力と画像データを切替え前記ヒストグラムメモリのアドレスに接続する第2のセレクトタと、該カウンタ出力と入力画像データ及び外

部制御機からのデータの3者を切替え、前記輝度変換テーブル用メモリのアドレスへ接続する第3のセレクトタと、前記加算器の出力と外部制御機からのデータとを切替え前記輝度変換テーブル用メモリのデータ入力へ接続する第4のセレクトタと、前記入力画像データと前記輝度変換テーブル用メモリの出力とを切替え、表示出力と前記第2のセレクトタの入力とへ接続する第5のセレクトタと、これらのセレクトタ群の切替え信号及びメモリの書込み信号を出力する制御部とからなる画像処理装置。

##### 3. 発明の詳細な説明

###### [産業上の利用分野]

本発明はデジタル画像処理装置に関し、特に輝度変換を用いて人間の表示全体に対する観察力を利用して識別、抽出などの操作をおこなう画像処理装置に関する。

###### [従来の技術]

従来、リモートセンシングなどの画像データは、処理装置の表示能力に対して適度のバラツキを持っている場合は少なく、全体的に暗かったり中間調がなかったりしている。このため一般的に適度な輝度変換を表示系でほどこし、人間のパターン認識能力の補助とすることが一般的におこなわれている。

#### 〔解決すべき問題点〕

しかしながら適度な輝度変換をおこなう変換カーブはかなり得難いものでありデータ内容の出現頻度を計測しこれから変換カーブを演算で求めるヒストグラム・イコライズにおいては外部計算機の補助が必要であり、構成が複雑となり、かつコストも大になるという問題点があった。

尚ここで、上記ヒストグラム・イコライズについて述べる。

デジタル画像は1つの点がnビットより構成されており、例えば8ビットとするとデータは0～

255のいずれかの値を持っている。この値を軸にして例えばデータ全体に0がいくつ存在するか続けて1、2、...と255迄の存在数を計測すると総和が全体のデータ点数となるグラフが得上る。このグラフはデータの値の出現頻度を表したものであり、ヒストグラムと呼ばれる。

一般に適度の輝度変換をおこなった後のデータはヒストグラムがなめらかである。すなわち輝度変換をおこなわないデータをヒストグラム計測し出現頻度の多い部分を輝度変換時に減とし、すなわちカーブを急にし出現頻度が少ない部分を輝度変換後密にすなわちカーブを緩やかにすることに依り変換後のデータはなめらかなヒストグラムとなる。この手法をヒストグラム・イコライズと称する。このカーブはヒストグラムの累算で得られることが知られている。

#### 〔問題点の解決手段〕

本発明は上記問題点を解決したものであり、テ

レビ・スキャン方式に依る時間軸を持つデジタル画像データを用い、このデータの輝度変換を目的とする輝度変換テーブル用メモリと、データの内容をデータ値の出現頻度で計測する事を目的とするヒストグラムメモリと、ヒストグラムの計測用加算器と、該加算器の出力をラッチするレジスタと、該レジスタの出力と“0”又は“1”とを選択し前記加算器の入力へ接続する第1のセレクトと、1つの画像データのビット巾と同一のビット巾を持ち、ヒストグラム計測開始時とデータ転送時に0からビット巾分散えるカウンタと、該カウンタの出力と画像データを切替え前記ヒストグラムメモリのアドレスに接続する第2のセレクトと、該カウンタ出力と入力画像データ及び外部制御機からのデータの3者を切替え、前記輝度変換テーブル用メモリのアドレスへ接続する第3のセレクトと、前記加算器の出力と外部制御機からのデータとを切替え前記輝度変換テーブル用メモリ

のデータ入力へ接続する第4のセレクトと、前記入力画像データと前記輝度変換テーブル用メモリの出力とを切替え、表示出力と前記第2のセレクトの入力とへ接続する第5のセレクトと、これらのセレクト群の切替え信号及びメモリの書き込み信号を出力する制御部とからなるものである。

#### 〔実施例〕

次に、その実施例を第1図と共に説明する。

第1図は本発明に係る画像処理装置の一実施例のブロック図である。

図中、1は輝度変換テーブル用メモリで、本実施例の場合の入力データは8ビット巾であるので、メモリは256×8ビットの構成である。入力データは外部制御データ、具体的には外部CPUより与えられるアドレス及びヒストグラム・イコライズのアドレスとのセレクト12を經由して輝度変換テーブル用メモリ1のアドレスに与えられ、テーブルの変換を経て出力セレクト13に達

する。出力セクタ13は輝度変換テーブルのバイパス用でありヒストグラム・イコライズをおこなう時はバイパス側となる。尚、26はカウンタで、1つの画像データのビット巾と同一のビット巾を持ち、ヒストグラム計測開始時及びデータ転送時に0からビット巾分散えるものであり、その出力はセクタ12、22に接続される。

2はヒストグラム・メモリでありビット長は画像の大きさに依る。本実施例の場合は $512 \times 512$ であるので $256 \times 20$ ビットの構成で可能である。22はこのメモリ2のアドレスを選択するセクタで、ヒストグラム計測開始時にメモリを0クリアするためヒストグラム・イコライズ時にヒストグラム・メモリ2と輝度変換テーブル用メモリ1のアドレスを与えるためにカウンタ26側をセレクトし、ヒストグラム計測時にはセクタ13からの画像データをセレクトする。21はヒストグラム・メモリ2のデータ入力を選択す

るセクタであり、ヒストグラム計測開始時には“0”を、ヒストグラム計測時には加算器24の出力をセレクトする。23は加算器24へ加算データを与えるセクタであり、ヒストグラム計測時に“0”又は“1”を選択する。

即ち、テレビ・スキャンのデータには同期部分があり、この部分では計測しないので“0”、これ以外の画像データ時に“1”となる。ヒストグラム・イコライズ時は加算器24の出力を保持するレジスタ25の出力をセレクトする。25は累加算のためレジスタで、ヒストグラム・イコライズが開始される時に0クリアされ、以降アドレス0のヒストグラム・メモリの値、次にセクタ23を経て、アドレス1のヒストグラム・メモリの値との加算値、次にアドレス2と今迄の加算値と次々に累算された値が入る。11は輝度変換テーブル用メモリのデータ入力のセクタで、外部制御データ、具体的には外部CPUより得られる

データとヒストグラム・イコライズ時に加算器24の出力の上位8ビットを選択する。27はこれらのセクタ群11~13、21~23及びメモリ1、2の書込み信号の制御部であり、ヒストグラム計測開始時→ヒストグラム計測時→ヒストグラム・イコライズ時と状態をタイミングに依って変え、ヒストグラム計測開始時とヒストグラム計測時はヒストグラム・メモリ2に、外部制御時及びヒストグラム・イコライズ時に輝度変換テーブル用メモリ1に書込み信号を出力する。またヒストグラム・イコライズ開始時にレジスタ25をクリアする。

以上の動作で入力データに対するヒストグラム・イコライズが完成しセクタ13が輝度変換テーブル用メモリ1をセレクトすることに依り、ヒストグラム・イコライズされた画像データが出力データとして得られる。

なお、本実施例では輝度変換部とヒストグラム

部が1対1の関係にあるが多バンド表示を目的とする装置の場合、輝度変換部が複数でヒストグラム部が1つで順次各バンドを実行してもヒストグラム・メモリ・アドレスの入力セクタの入力ポート数が増加し制御部の書込み信号出力が増加するだけで基本的に変らない。また加算器24から輝度変換メモリ・データ入力セクタ11への接続時に上位8ビットを接続するとしたが、これは $512 \times 512$ の総和が252、144であり下位10ビットを切捨て1024で割った事に相当する。すなわち加算器24とセクタ11との間に、計測した点の和で割算をするデバイダーを追加しても本発明の内容と矛盾しないことは明らかである。

#### 【発明の効果】

以上説明した如く、本発明は、画像処理装置がデータ変換部を有するため、外部計算機を必要とせず、適度な輝度変換をされた画像を表示しうる

ので、構成がシンプルとなりコストを低減しえ、  
しかも上記変換を高速に行ないうるので作業性を  
向上しうるという効果がある。

#### 4. 図面の簡単な説明

第1図は本発明に係る画像処理装置の一実施例のブロック図である。

- 1 . . . 輝度変換テーブル用メモリ
- 2 . . . ヒストグラム・メモリ
- 11 ~ 13, 21 ~ 23 . . . セレクタ
- 24 . . . 加算器
- 25 . . . レジスタ
- 26 . . . カウンタ
- 27 . . . 制御部

出願人 日本電気株式会社

第 一 圖

